

MENU

SEARCH

INDEX

DETAIL

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09325363

(43)Date of publication of application: 16.12.1997

(51)Int.Cl.

G02F 1/136
H01L 29/786

(21)Application number: 08142981

(71)Applicant:

ADVANCED DISPLAY:KK

(22)Date of filing: 05.06.1996

(72)Inventor:

NAKAMURA NOBUHIRO

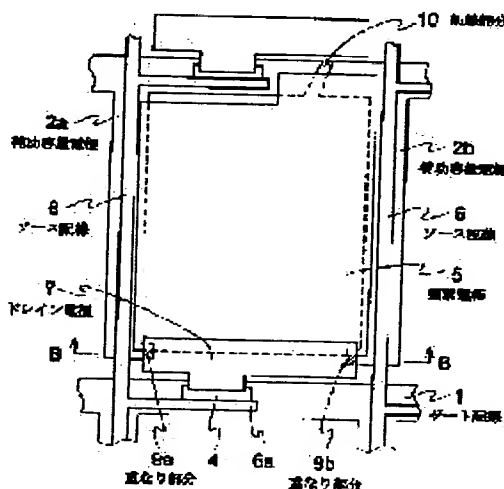
(54) RESTORING METHOD FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress the signal delay between both end parts of a gate wiring and also to correctly transmit an electric signal by restoring the disconnected part generated in the gate wiring or a common auxiliary capacitance wiring while using a drain electrode provided so as to be overlapped with auxiliary capacitance electrodes or the gate wiring via a gate insulating film.

SOLUTION: When a disconnected part is generated in the gate wiring 1 of an upper stage in two gate wirings 1, the restoring of the gate wiring 1 of the upper stage is performed by using two auxiliary capacitance electrodes formed at the nearest points of the disconnected part among plural auxiliary capacitance electrodes connected to the gate wiring 1 in which the disconnected part is generated, that is, auxiliary capacitance electrodes 2a, 2b. In order to restore the gate wiring 1 of the upper stage, the auxiliary

capacitance electrodes 2a, 2b and a drain electrode 7 to be formed on overlapping parts 9a,



9b are electrically connected by using a laser repairing device in the overlapping parts 9a, 9b of the auxiliary capacitance electrodes 2a, 2b.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

MENU

SEARCH

INDEX

DETAIL

(11)特許出願公開番号

(43)公開日 平成9年(1997)12月16日

H O 1 L 29/78 6 1 2 A

(全9頁)

(74)代理人 弁理士 朝日奈 宗太 (外1名)

【特許請求の範囲】

【請求項 1】 絶縁性基板上に互いに平行に形成される複数のゲート配線と、ゲート絶縁膜を介して前記複数のゲート配線に垂直に形成される複数のソース配線と、前記複数のゲート配線および前記複数のソース配線の交差部付近に形成され、かつ、ドレイン電極を含む複数の薄膜トランジスタと、前記ドレイン電極に接続される複数の画素電極と、前記複数のゲート配線に接続される複数の補助容量電極とを含んでなる液晶表示装置の修復方法であって、前記補助容量電極の一部分と前記ドレイン電極の一部分とが前記ゲート絶縁膜を介して重なりあうように前記補助容量電極に重なり部分を形成し、前記ゲート配線で生じた断線部分を前記ドレイン電極と前記重なり部分とを用いて修復することを特徴とする液晶表示装置の修復方法。

【請求項 2】 前記複数の補助容量電極が前記液晶表示装置のブラックマトリクスを兼ねており、前記断線部分が生じたゲート配線に接続されている複数の補助容量電極のうち前記断線部分の最も近くに形成された 2 つの補助容量電極の重なり部分を用いて、当該 2 つの補助容量電極と前記ドレイン電極とを電気的に接続し、当該 2 つの補助容量電極および前記ドレイン電極を、前記断線部分が生じたゲート配線に入力される電気信号の信号経路として機能させる請求項 2 記載の液晶表示装置の修復方法。

【請求項 3】 前記ドレイン電極を含む薄膜トランジスタから当該ドレイン電極を電気的に切り離す請求項 2 または 3 記載の液晶表示装置の修復方法。

【請求項 4】 絶縁性基板上に互いに平行に形成される複数のゲート配線と、ゲート絶縁膜を介して前記複数のゲート配線に垂直に形成される複数のソース配線と、前記複数のゲート配線および前記複数のソース配線の交差部付近に形成され、かつ、ドレイン電極を含む複数の薄膜トランジスタと、前記ドレイン電極に接続される複数の画素電極と、前記複数のゲート配線に平行に形成される複数の共通補助容量配線に接続される複数の補助容量電極とを含んでなる液晶表示装置の修復方法であって、前記補助容量電極の一部分と前記ドレイン電極の一部分とが前記ゲート絶縁膜を介して重なりあうように前記補助容量電極に重なり部分を形成し、前記共通補助容量配線で生じた断線部分を前記ドレイン電極と前記重なり部分とを用いて修復することを特徴とする液晶表示装置の修復方法。

【請求項 5】 前記複数の補助容量電極が前記液晶表示装置のブラックマトリクスを兼ねており、前記断線部分が生じた共通補助容量配線に接続されている複数の補助容量電極のうち前記断線部分の最も近くに形成された 2 つの補助容量電極の重なり部分を用いて、当該 2 つの補助容量電極と前記ドレイン電極とを電気的に接続し、当該 2 つの補助容量電極および前記ドレイン電極を、前記

断線部分が生じた共通補助容量配線に入力される電気信号の信号経路として機能させる請求項 4 記載の液晶表示装置の修復方法。

【請求項 6】 前記ドレイン電極を含む薄膜トランジスタから当該ドレイン電極を電気的に切り離す請求項 4 または 5 記載の液晶表示装置の修復方法。

【請求項 7】 絶縁性基板上に互いに平行に形成される複数のゲート配線と、ゲート絶縁膜を介して前記複数のゲート配線に垂直に形成される複数のソース配線と、前記複数のゲート配線および前記複数のソース配線の交差部付近に形成され、かつ、ドレイン電極を含む複数の薄膜トランジスタと、前記ドレイン電極に接続される複数の画素電極とを含んでなる液晶表示装置の修復方法であって、前記ゲート配線の一部分と前記ドレイン電極の一部分とが前記ゲート絶縁膜を介して重なりあうように前記ドレイン電極に少なくとも 2 つの重なり部分を形成し、前記ゲート配線で生じた断線部分を前記ドレイン電極の重なり部分を用いて修復することを特徴とする液晶表示装置の修復方法。

【請求項 8】 前記重なり部分を前記交差部付近に形成する請求項 7 記載の液晶表示装置の修復方法。

【請求項 9】 前記断線部分を挟む前記少なくとも 2 つの重なり部分を用いて、前記ゲート配線と前記ドレイン電極とを電気的に接続し、当該ドレイン電極を前記断線部分が生じたゲート配線に入力される電気信号の信号経路として機能させる請求項 7 記載の液晶表示装置の修復方法。

【請求項 10】 前記ドレイン電極に接続される前記画素電極から当該ドレイン電極を電気的に切り離す請求項 7、8 または 9 記載の液晶表示装置の修復方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置の修復方法に関する。さらに詳しくはゲート配線または共通補助容量配線に生じた断線部分に対する修復方法に関する。

【0002】

【従来の技術】従来のアクティブマトリクス型液晶表示装置の説明図を図 8 に示す。図 8 にはアクティブマトリクス型液晶表示装置の表示領域の画素およびその周辺のみが示されている。図 9 は図 8 の C-C 線断面説明図であり、従来のアクティブマトリクス型液晶表示装置に用いられる薄膜トランジスタの断面説明図である。図 8 および図 9 において、1 はゲート配線、1 a はゲート電極、2 2 a、2 2 b は補助容量電極、3 はゲート絶縁膜、4 は半導体層、5 は画素電極、6 はソース配線、6 a はソース電極、2 7 はドレイン電極、8 は絶縁性基板である。図 8 には、ゲート絶縁膜 3 および絶縁性基板 8 は図示されておらず、図 9 に示されるゲート電極 1 a は図 8 においてはとくに示されておらず、図 8 に示される

ゲート配線1のうち半導体層4の下部に位置する部分をゲート電極1aとする。

【0003】図8には、ゲート配線1とソース配線6とソース電極6aとドレイン電極27と半導体層4とが2つずつ図示されている。本明細書において、2つずつ図示されているものを互いに区別して示す必要があるばあいには上段と下段、または右側と左側とで区別する。アクティブマトリクス型液晶表示装置の表示領域の画素は、下段のゲート配線1に接続されているゲート電極1aと、補助容量電極22a、22bと、ゲート絶縁膜3と、下段の半導体層4と、画素電極5と、左側のソース配線6に接続されている下段のソース電極6aと、下段のドレイン電極27とからなる。また、ゲート配線1とソース配線6とはゲート絶縁膜3を介して垂直に交差しており、補助容量電極22a、22bと画素電極5とは、ゲート絶縁膜3を介して互いに一部が重なっており補助容量を形成している。

【0004】つぎに従来のアクティブマトリクス型液晶表示装置の製法について説明する。まず、絶縁性基板8上にゲート配線1を形成する。同時に、ゲート電極1aおよび補助容量電極22a、22bをゲート配線1に接続するように形成する。さらに、ゲート絶縁膜3を形成し、ゲート絶縁膜3を介してゲート電極1a上に半導体層4を形成する。そののち、画素電極5を形成する。最後に、半導体層4上の、画素電極5側の一部分と、画素電極5上の、下段のゲート配線1側の一部分とを含む領域にドレイン電極27を形成し、同時にゲート絶縁膜3を介してゲート配線1と垂直に交差するようにソース配線6を形成する。該ソース配線6には、半導体層4上の一部分を含む領域に形成されるソース電極6aが接続されている。

【0005】つぎに従来のアクティブマトリクス型液晶表示装置のゲート配線に断線部分が生じた際に、当該ゲート配線を修復する方法について説明する。

【0006】ゲート配線に断線部分が生じたばあい、ゲート配線に入力される電気信号（以下、単に「ゲート信号」ともいう）をゲート配線の両端から入力しない限り、ゲート配線の一端部から入力したゲート信号はゲート配線の他の端部に伝わらないので、前記断線部分を境に他の端部側のゲート配線にかかわる画素は正常な表示ができない。なぜなら、ゲート信号が入力されたばあいのみ、ソース配線に入力される電気信号（以下、単に「ソース信号」ともいう）が画素電極に入力されるからである。

【0007】したがって、たとえばツイストネマティック型の液晶を用いてノーマリーホワイトモードで表示を制御し、かつ、ゲート配線の両端部のうち左側の端部からゲート信号を入力したばあい、前記断線部分を境として右側のゲート配線にかかわる画素はすべて透過状態となるため、表示領域においては前記右側のゲート配線に

沿って輝線欠陥が生じる。かかる輝線欠陥は表示領域に示される画像を劣化させる。なお、ノーマリーホワイトモードとは、画素電極にソース信号が入力されないとき画素が透過状態となるモードであり、透過状態とは画素が輝点となっている状態を示す。

【0008】かかる断線部分を修復するために、特公平3-16023号公報に記載されているようにFPC（flexible printed circuit）上に設けられた修復用の配線を用いたり、特公平3-16029号公報に記載されているように絶縁性基板上に設けられた修復用の配線を用いたりするばあいがある。図10を用いて、従来のアクティブマトリクス型液晶表示装置における断線部分の修復方法について説明する。

【0009】図10は従来のアクティブマトリクス型液晶表示装置を示す説明図である。図10には、互いに平行に形成された複数のゲート配線1、該ゲート配線1に生じた断線部分10の修復用にあらかじめ設けられた配線14、および表示領域11のみが示されている。前記配線14は絶縁膜を介してゲート配線1と交差している。たとえばゲート配線1に生じた断線部分10を修復するばあい、ゲート配線1と配線14とが交差している部分（図10において13で示される部分）を電気的に接続する。前記ゲート配線1の両端部のうち左側の端部からゲート信号が入力されているばあい、断線部分10より右側のゲート配線1には配線14を介してゲート信号が入力される。かかる方法により断線部分10が修復される。

【0010】

【発明が解決しようとする課題】しかしながら、従来の断線部分の修復方法は表示領域の周囲に設けられた修復用の配線を用いるため、液晶表示装置の大型化にともない前記表示領域の周囲に設けられる修復用の配線が長くなり、その結果、ゲート配線の両端部間の信号遅延が大きくなるという問題がある。

【0011】本発明はかかる問題を解決し、ゲート配線の両端部間の信号遅延を抑え、かつ、正確に電気信号を伝達できるような液晶表示装置の修復方法を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明の液晶表示装置の修復方法は、補助容量電極またはゲート配線にゲート絶縁膜を介して重なりあうように配設されたドレイン電極を用いて、ゲート配線または共通補助容量配線に生じた断線部分を修復することとを特徴とする。

【0013】本発明の液晶表示装置の修復方法は、絶縁性基板上に互いに平行に形成される複数のゲート配線と、ゲート絶縁膜を介して前記複数のゲート配線に垂直に形成される複数のソース配線と、前記複数のゲート配線および前記複数のソース配線の交差部付近に形成され、かつ、ドレイン電極を含む複数の薄膜トランジスタ

10

20

30

40

50

と、前記ドレイン電極に接続される複数の画素電極と、前記複数のゲート配線に接続される複数の補助容量電極とを含んでなる液晶表示装置の修復方法であって、前記補助容量電極の一部分と前記ドレイン電極の一部分とが前記ゲート絶縁膜を介して重なりあうように前記補助容量電極に重なり部分を形成し、前記ゲート配線で生じた断線部分を前記ドレイン電極と前記重なり部分とを用いて修復することを特徴とする。

【0014】前記複数の補助容量電極が前記液晶表示装置のブラックマトリクスを兼ねており、前記断線部分が生じたゲート配線に接続されている複数の補助容量電極のうち前記断線部分の最も近くに形成された2つの補助容量電極の重なり部分を用いて、当該2つの補助容量電極と前記ドレイン電極とを電気的に接続し、当該2つの補助容量電極および前記ドレイン電極を、前記断線部分が生じたゲート配線に入力される電気信号の信号経路として機能させることが、ゲート配線の両端部間の信号遅延を抑え、かつ、正確に電気信号を伝達できるため好ましい。

【0015】前記ドレイン電極を含む薄膜トランジスタから当該ドレイン電極を電気的に切り離すことが、より信頼性の高い修復を実施することができるため好ましい。

【0016】本発明の液晶表示装置の修復方法は、絶縁性基板上に互いに平行に形成される複数のゲート配線と、ゲート絶縁膜を介して前記複数のゲート配線に垂直に形成される複数のソース配線と、前記複数のゲート配線および前記複数のソース配線の交差部付近に形成され、かつ、ドレイン電極を含む複数の薄膜トランジスタと、前記ドレイン電極に接続される複数の画素電極と、前記複数のゲート配線に平行に形成される複数の共通補助容量配線に接続される複数の補助容量電極とを含んでなる液晶表示装置の修復方法であって、前記補助容量電極の一部分と前記ドレイン電極の一部分とが前記ゲート絶縁膜を介して重なりあうように前記補助容量電極に重なり部分を形成し、前記共通補助容量配線で生じた断線部分を前記ドレイン電極と前記重なり部分とを用いて修復することを特徴とする。

【0017】前記複数の補助容量電極が前記液晶表示装置のブラックマトリクスを兼ねており、前記断線部分が生じた共通補助容量配線に接続されている複数の補助容量電極のうち前記断線部分の最も近くに形成された2つの補助容量電極の重なり部分を用いて、当該2つの補助容量電極と前記ドレイン電極とを電気的に接続し、当該2つの補助容量電極および前記ドレイン電極を、前記断線部分が生じた共通補助容量配線に入力される電気信号の信号経路として機能させることが、ゲート配線の両端部間の信号遅延を抑え、かつ、正確に電気信号を伝達できるため好ましい。

【0018】前記ドレイン電極を含む薄膜トランジスタ

から当該ドレイン電極を電気的に切り離すことが、より信頼性の高い修復を実施することができるため好ましい。

【0019】本発明の液晶表示装置の修復方法は、絶縁性基板上に互いに平行に形成される複数のゲート配線と、ゲート絶縁膜を介して前記複数のゲート配線に垂直に形成される複数のソース配線と、前記複数のゲート配線および前記複数のソース配線の交差部付近に形成され、かつ、ドレイン電極を含む複数の薄膜トランジスタと、前記ドレイン電極に接続される複数の画素電極とを含んでなる液晶表示装置の修復方法であって、前記ゲート配線の一部分と前記ドレイン電極の一部分とが前記ゲート絶縁膜を介して重なりあうように前記ドレイン電極に少なくとも2つの重なり部分を形成し、前記ゲート配線で生じた断線部分を前記ドレイン電極の重なり部分を用いて修復することを特徴とする。

【0020】前記重なり部分を前記交差部付近に形成することが、前記断線部分がより前記交差部付近に生じたときも、前記断線部分を前記2つの重なり部分で確実に挟むことができるため好ましい。

【0021】前記断線部分を挟む前記少なくとも2つの重なり部分を用いて、前記ゲート配線と前記ドレイン電極とを電気的に接続し、当該ドレイン電極を前記断線部分が生じたゲート配線に入力される電気信号の信号経路として機能させることが、ゲート配線の両端部間の信号遅延を抑え、かつ、正確に電気信号を伝達できるため好ましい。

【0022】前記ドレイン電極に接続される前記画素電極から当該ドレイン電極を電気的に切り離すことが、より信頼性の高い修復を実施することができるため好ましい。

【0023】本発明の液晶表示装置の修復方法によれば、ゲート配線または共通補助容量配線に生じた断線部分により線欠陥が発生することが防げる。前記断線部分の修復により、該修復に用いられたドレイン電極を含む薄膜トランジスタによって制御される画素は点欠陥となってしまうが、液晶表示装置の制御がノーマリーホワイトモードで行われるばあい、当該画素を構成する画素電極には常にゲート配線または共通補助容量配線に入力される電気信号が入力されるため、当該画素は黒点欠陥となる。表示領域に配設される画素の密度が大変高い高精細な液晶表示装置において、前記黒点欠陥は目立ちにくく画像の劣化を低減できる。

【0024】

【発明の実施の形態】つぎに図面を参照しながら本発明の液晶表示装置の修復方法の実施の形態について説明する。

【0025】図1は本発明にかかわるアクティブマトリクス型液晶表示装置（以下、単に「液晶表示装置」ともいう）の一例を示す説明図である。図2は図1のA-A

線断面を示す断面説明図である。図1および図2において、1はゲート配線、2a、2bは補助容量電極、3はゲート絶縁膜、4は半導体層、5は画素電極、6はソース配線、6aはソース電極、7はドレイン電極、8は絶縁性基板である。図1には、ゲート絶縁膜3および絶縁性基板8は図示されていない。なお、図2においては、絶縁性基板8上に形成される各層を明瞭に示すために、図2において左右方向の寸法に対して上下方向の寸法を約100倍程度拡大して図示している。すなわち、実際には、図2において寸法Wはたとえば0.08~0.15mm程度であり、一方、寸法Hはたとえば 0.1×10^{-2} ~ 0.2×10^{-2} mm程度である。

【0026】つぎに本発明にかかわる液晶表示装置について説明する。前記液晶表示装置は絶縁性基板8上に互いに平行に形成される複数のゲート配線1と、ゲート絶縁膜3を介して前記複数のゲート配線1に垂直に形成される複数のソース配線6と、前記複数のゲート配線1および前記複数のソース配線6の交差部付近に形成され、かつ、ドレイン電極7を含む複数の薄膜トランジスタと、前記ドレイン電極7に接続される複数の画素電極5と、液晶表示装置のブラックマトリクスを兼ね、かつ、前記複数のゲート配線1に接続される複数の補助容量電極2a、2bとを含んでなる。前記液晶表示装置に含まれる薄膜トランジスタは、絶縁性基板8上に形成され、かつ、ゲート配線1に接続されるゲート電極と、該ゲート電極を覆うように形成されるゲート絶縁膜3と、ゲート絶縁膜3を介してゲート電極上に形成される半導体層4と、半導体層4上に形成され、かつ、ソース配線6に接続されるソース電極6aと、半導体層4上に形成され、かつ、画素電極5に接続されるドレイン電極7とを含んでなる。図1においてゲート電極は符号を用いて示されていないが、図1に示されるゲート配線1のうち半導体層4の下部に位置する部分がゲート電極である。本発明においては、前記補助容量電極2a、2bの一部分と前記ドレイン電極7の一部分とが前記ゲート絶縁膜を介して重なりあうように、前記補助容量電極に重なり部分を形成する。前記重なり部分は図1において9a、9bで示される部分であり、前記重なり部分の形状はたとえば一辺が10 μ m程度の正方形である。

【0027】つぎに本発明にかかわる液晶表示装置の製法について説明する。

【0028】まず、ガラス基板などからなる絶縁性基板8上にクロムの膜を厚さ4000Å程度堆積し、レジスト液の塗布、感光および現像などからなるフォトリソグラフィ技術を用いてレジストパターンを形成し、エッチングによりパターニングを行いゲート配線1を形成する。このとき同時にゲート配線1に接続されるゲート電極および補助容量電極2a、2bを形成する。つぎに、ゲート絶縁膜3としての厚さ4000Å程度の窒化シリコン膜と、半導体層4となる厚さ1500Å程度のアモ

ルファスシリコン膜および厚さ300Å程度の不純物がドーパされたp型アモルファスシリコン膜(図1において、p型アモルファスシリコン膜は図示されていない)とをプラズマCVD装置により連続的に成膜する。さらに、前記フォトリソグラフィ技術およびエッチングによってアモルファスシリコン膜とp型アモルファスシリコン膜とをゲート電極上にアイランド状にパターニングする。つぎに、酸化スズが添加された酸化インジウム、すなわちITO膜を厚さ1000Å程度成膜し、前記フォトリソグラフィ技術およびエッチングによってパターニングし、画素電極5を形成する。さらに、厚さ1000Å程度のクロムの膜と厚さ3000Å程度のアルミニウムの膜を形成し、前記フォトリソグラフィ技術およびエッチングによってパターニングし、ソース配線6と該ソース配線6に接続されるソース電極6aとドレイン電極7とを形成する。そのうち、前記アイランド状のp型アモルファスシリコン膜のうち、ソース電極6aとドレイン電極7との下部に存在する部分を残して、p型アモルファスシリコン膜を除去し、最後に液晶表示装置の表示領域を覆う保護膜(図示せず)としての窒化シリコン膜を成膜することにより、本発明にかかわる液晶表示装置をうる。

【0029】つぎに本発明の液晶表示装置の修復方法について図3~図5を用いて説明する。図3および図5は本発明にかかわる液晶表示装置の一例を示す説明図である。図4は図3のB-B線断面を示す断面説明図である。図3~図5に示される液晶表示装置において、図1および図2に示される液晶表示装置と同一の部分については図1において用いられた符号と同一の符号が用いられる。なお、図4もわかり易くするために図2と同様の割合で拡大されている。

【0030】たとえば、図3に示される2つのゲート配線1のうち、上段のゲート配線1に断線部分10が生じているばあい、断線部分10が生じたゲート配線1に接続されている複数の補助容量電極のうち断線部分10の最も近くに形成された2つの補助容量電極、すなわち補助容量電極2a、2bを用いて上段のゲート配線1の修復が行われる。上段のゲート配線1を修復するためには、補助容量電極2a、2bの重なり部分9a、9bにおいてレーザリペア装置を用いて、補助容量電極2a、2bと、重なり部分9a、9b上に形成されるドレイン電極7とを電気的に接続する。補助容量電極2a、2bとドレイン電極7とが電気的に接続されている様子が図4に示されており、前記レーザリペア装置を用いて、ドレイン電極7の一部分を溶かし、ゲート絶縁膜の一部分に貫通孔を形成し、補助容量電極2a、2bとドレイン電極7とを電気的に接続している。その結果、上段のゲート配線1に入力された電気信号の信号経路が補助容量電極2a、2bおよび前記ドレイン電極7によって確保される。したがって、上段のゲート配線1の1つの端部

から入力された電気信号を上段のゲート配線1の他の端部に伝えることができる。

【0031】さらに、図5に示されるように修復に利用したドレイン電極7を薄膜トランジスタの半導体層4から電気的に切り離し、ドレイン電極7に伝わる電気信号が前記半導体層4に伝わらないようにした。その結果、前記上段のゲート配線1に入力される電気信号が、修復に利用したドレイン電極7を含む薄膜トランジスタに影響をおよぼすことなく、より信頼性の高い修復を実施することができる。

【0032】つぎに図面を参照しながら本発明の液晶表示装置の修復方法を液晶表示装置の共通補助容量配線に生じた断線部分に実施した例について説明する。

【0033】図6は共通補助容量配線を含む液晶表示装置の他の例を示す説明図である。図6に示される液晶表示装置において、図1に示される液晶表示装置と同一の部分については図1において用いられた符号と同一の符号が用いられる。図6に示される液晶表示装置と図1に示される液晶表示装置とのあいだで異なる点は、図1に示される液晶表示装置の補助容量電極はゲート配線に接続されているが、図6に示される液晶表示装置の補助容量電極は共通補助容量配線2に接続されているという点のみである。

【0034】たとえば共通補助容量配線2に断線部分10が生じたばあい、断線部分10が生じた共通補助容量配線2に接続されている複数の補助容量電極のうち前記断線部分の最も近くに形成された2つの補助容量電極、すなわち補助容量電極2a、2bの重なり部分を用いて、当該補助容量電極2a、2bと前記ドレイン電極7とを電気的に接続する。その結果、当該補助容量電極2a、2bおよび前記ドレイン電極7が、前記断線部分10が生じた共通補助容量配線に入力される電気信号の信号経路となる。さらに、信頼性の高い修復を実施するために前記ドレイン電極7を含む薄膜トランジスタの半導体層4から当該ドレイン電極7を電気的に切り離すことにより、断線部分10が生じた共通補助容量配線2を修復することができる。

【0035】つぎに図面を参照しながら本発明の液晶表示装置の修復方法の他の例について説明する。図7は液晶表示装置の他の例を示す説明図である。図7に示される液晶表示装置において、図1に示される液晶表示装置と同一の部分については図1において用いられた符号と同一の符号が用いられる。図7に示される液晶表示装置と図1に示される液晶表示装置とのあいだで異なる点は、図7に示される液晶表示装置の補助容量電極12が液晶表示装置のブラックマトリクスを兼ねていないという点である。かかるばあいにおいても、下段のゲート配線1に生じた断線部分10に最も近いドレイン電極17の重なり部分19a、19bを用いて下段のゲート配線1に生じた断線部分10を修正する。なお、重なり部分

19a、19bをゲート配線1とソース配線6との交差部付近に形成することにより、断線部分がより前記交差部付近に生じたばあいでも重なり部分19a、19bで断線部分を確実に挟み、断線部分10が生じたゲート配線1の両端部に電気信号を伝えることができる。

【0036】たとえば下段のゲート配線1に断線部分10が生じたばあい、断線部分10を挟む2つの重なり部分19a、19bにおいて、ゲート配線1とドレイン電極17とを電気的に接続し、当該ドレイン電極17を前記断線部分10が生じたゲート配線1に入力される電気信号の信号経路として機能させる。さらに、信頼性の高い修復を実施するために、ドレイン電極17に接続される画素電極5から当該ドレイン電極17を電気的に切り離す。かかる修復方法により、断線部分10が生じたゲート配線1にかかわる画素が線欠陥となることを防止できる。

【0037】本発明の液晶表示装置の修復方法に用いる前記レーザーリペア装置は、たとえばYAGレーザである。また、前記修復に用いたドレイン電極を半導体層または画素電極から電気的に切り離すためには、たとえばレーザカットを行う。なお、前記レーザーリペア装置を用いて重なり部分において電気的な接続を行うばあい、当該接続によって前記重なり部分に発生する接続抵抗は100~200Ω程度であり、表示に影響を及ぼさない程度にまで電気信号の信号遅延を低減することができる。

【0038】本発明にかかわるの液晶表示装置において、絶縁性基板はたとえばプラスチックまたはガラス基板からなることが好ましく、強度の点で厚さ1mm程度のガラス基板からなることがとくに好ましく、ゲート配線、ゲート電極および補助容量電極はたとえばアルミニウムの膜またはクロムの膜からなることが好ましく、耐熱性および耐薬品性の点でスパッタ法で形成された厚さ4000Å程度のクロムの膜からなることがとくに好ましく、ゲート絶縁膜はたとえば酸化シリコンまたは窒化シリコン膜からなることが好ましく、所望の特性を有するトランジスタをうることができる点でプラズマCVD法で形成された厚さ4000Å程度の窒化シリコン膜からなることがとくに好ましく、半導体層は、たとえばアモルファスシリコンの層とリンイオンがドーブされたn型アモルファスシリコンの層とからなる、またはアモルファスシリコンの層とヒ素イオンがドーブされたn型アモルファスシリコンの層とからなることが好ましく、所望の特性を有するトランジスタをうることができる点でプラズマCVD法で形成された厚さ1500Å程度のアモルファスシリコンの層とリンイオンがドーブされた厚さ300Å程度のn型アモルファスシリコンの層とからなることがとくに好ましく、画素電極は、酸化スズまたはITOの膜からなることが好ましく、容易に加工しうる点でプラズマCVD法で形成された厚さ1000Å程度のITOの膜からなることがとくに好ましく、ドレイ

ン電極、ソース電極およびソース配線はたとえばクロムの膜からなる、またはクロムの膜とアルミニウムの膜とからなることが好ましく、電気抵抗が小さい点でスパッタ法で形成された厚さ1000Å程度のクロムの膜と厚さ3000Å程度のアルミニウムの膜とからなることがとくに好ましい。

【0039】また、前記断線部分の修復により、該修復に用いられたドレイン電極を含む薄膜トランジスタによって制御される画素は点欠陥となってしまうが、液晶表示装置の制御をノーマリーホワイトモードで行うことにより当該画素は黒点欠陥となり、さらに、表示領域に配設される画素の密度が大変高い高精細な液晶表示装置において、前記黒点欠陥は目立ちにくい画像の劣化を十分に低減できる。

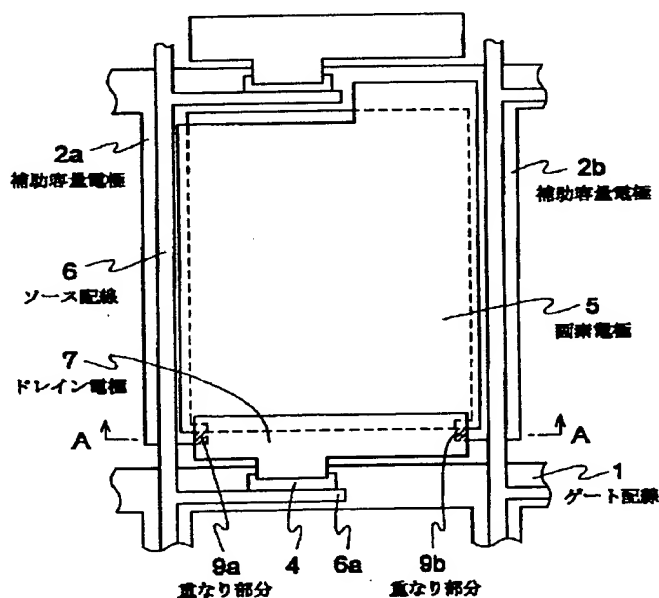
【0040】

【発明の効果】本発明によれば、液晶表示装置に含まれるゲート配線または共通補助容量電極の両端部間の信号遅延を抑え、かつ、正確に電気信号を伝達できるように、ゲート配線または共通補助容量電極に生じた断線部分を修復することができる。

【図面の簡単な説明】

【図1】本発明にかかわるの液晶表示装置の一例を示す説明図である。

【図1】



【図2】図1のA-A線断面を示す断面説明図である。

【図3】本発明にかかわる液晶表示装置の一例を示す説明図である。

【図4】図3のB-B線断面を示す断面説明図である。

【図5】本発明にかかわる液晶表示装置の一例を示す説明図である。

【図6】本発明にかかわる液晶表示装置の他の例を示す説明図である。

【図7】本発明にかかわる液晶表示装置の他の例を示す説明図である。

【図8】従来の液晶表示装置を示す説明図である。

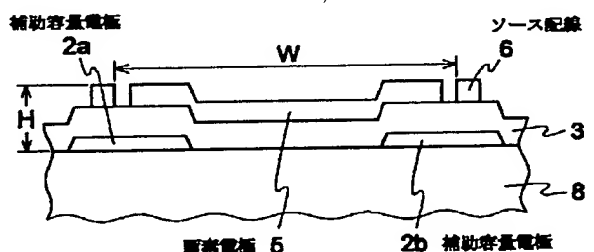
【図9】図8のC-C線断面を示す断面説明図である。

【図10】従来のアクティブマトリクス型液晶表示装置を示す説明図である。

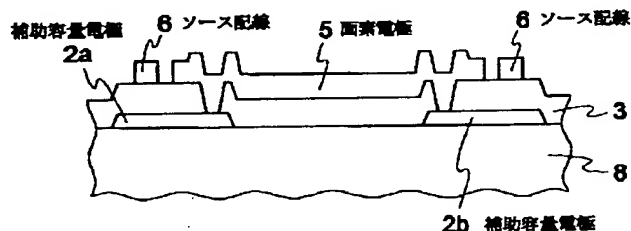
【符号の説明】

- 1 ゲート配線
- 2 a、2 b 補助容量電極
- 5 画素電極
- 6 ソース配線
- 7 ドレイン電極
- 9 a、9 b 重なり部分
- 10 断線部分

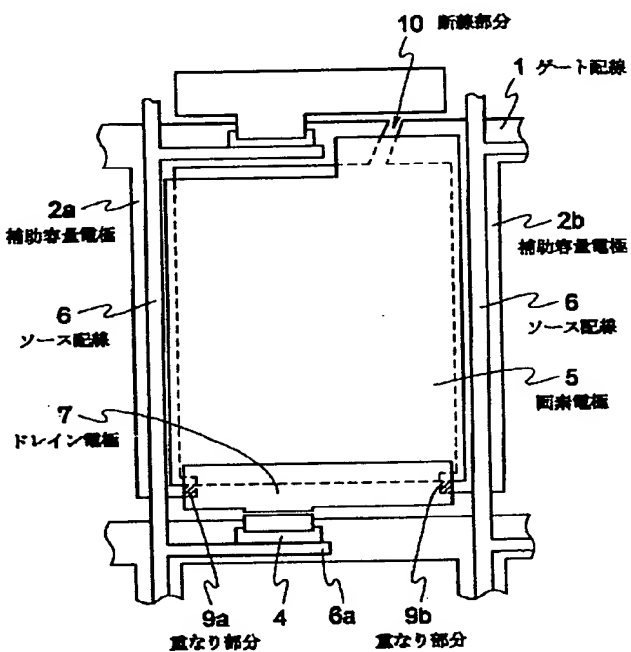
【図2】



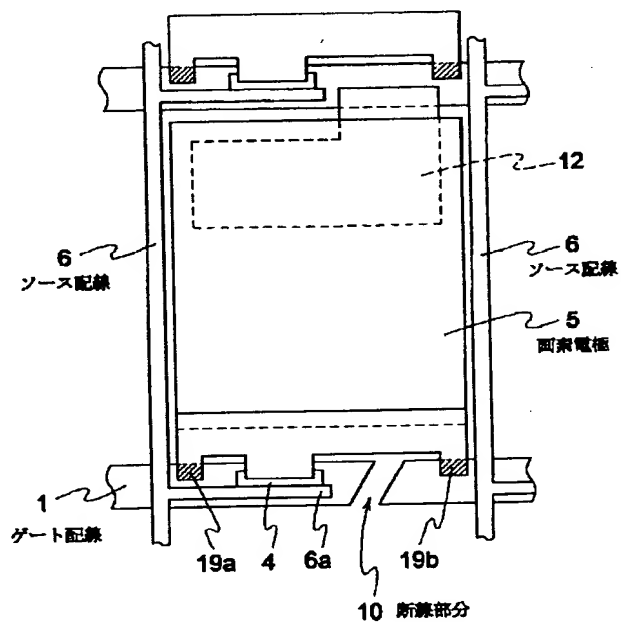
【図4】



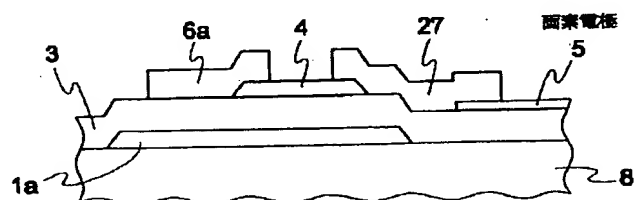
【図 5】



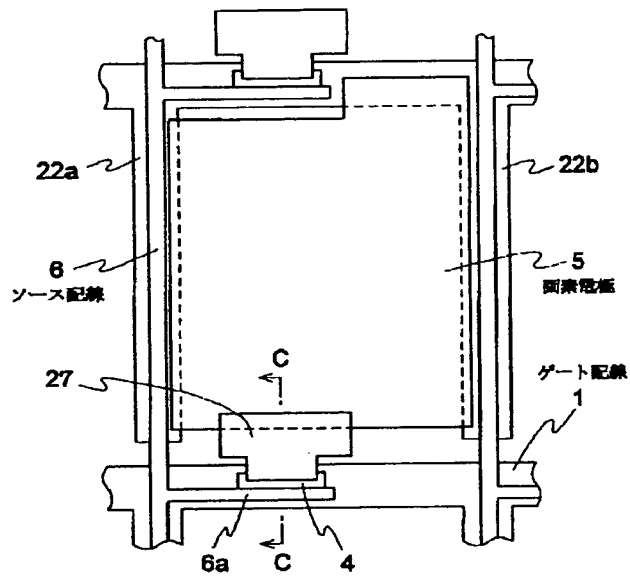
【圖 7】



【図9】



【図8】



【図10】

